آزمایشگاه

سیستمهای دیجیتال 1

دانشکده برق و کامپیوتر

محمدرضا فتاح

به نام خدا

هدف از ارائه آزمایشگاه مدارهای منطقی ،درمرحله اول آشنایی دانشجویان با چگونگی کار با تراشه های دیجیتال و همچنین چگونگی طراحی و پیاده سازی مدارات ساده ترکیبی و ترتیبی دیجیتال با روش معمول و دستی و در مرحله دوم طراحی و پیاده سازی با استفاده از زبانهای برنامه نویسی و توسط آی سی های برنامه پذیر است . قبل از شروع کار در آزمایشگاه لازم است نکاتی را در مورد چگونگی انجام آزمایشات و همچنین ارزیابی کار هر دانشجو متذکر شویم:

1-دانشجو برای انجام هر آزمایش باید مقدمات آنرا قبل از ورود به آزمایشگاه آماده کند . که این موارد عبارتند از:
الف -مطالعه راهنمای آی سی های بکار رفته در آزمایش . راهنمای این آی سی ها در دستور کار آزمایش موجود است.
ب -تهیه پیش گزارش : بسیاری از آزمایشاتی که قرار است انجام شود لازم است مدار آن قبلا طراحی شود. پس دانشجو باید قبل از ورود به آزمایشگاه و بعنوان پیش گزارش طراحی مدار را انجام داده و تمام مراحل طراحی را در پیش گزارش بیاورد . این موارد شامل جداول درستی ، جداول ساده سازی ، عبارات و همچنین شکل نهایی مدار است.
2-حضور در تمام جلسات آزمایشگاه الزامی است و در صورت غیبت ، دانشجو باید در همان هفته و در یکی دیگر از گروهای آزمایشگاه و البته با هماهنگی مربی آزمایشگاه ، آزمایش مربوطه را انجام دهد . لازم به ذکر است غیبت بیش از دو جلسه مجاز نیست.
3-هر آزمایش دارای چند قسمت می باشد که تمامی آنها در یک جلسه دو ساعته انجام می شود . بعد از اتمام هر جلسه آزمایشگاه دانشجو باید یک گزارش کار از آزمایشات انجام شده به مربی آزمایشگاه تحویل دهد . البته گزارش به صورت گروهی و حداکثر یک هفته بعد از انجام آزمایش تحویل می شود.
گزارش آزمایشگاه شامل پاسخ سؤالات در هر آزمایش و در نهایت برداشت نهایی و تجربیات کسب شده دانشجو در آن آزمایش می باشد.

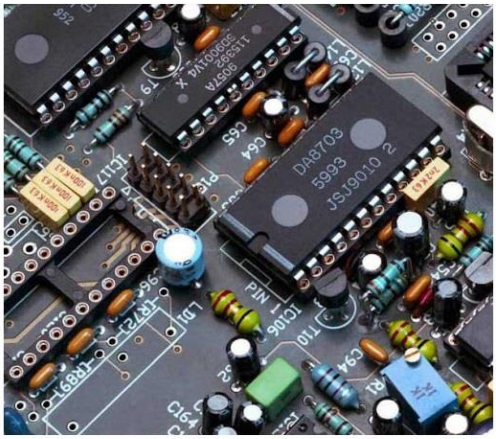
آشنایی با تراشه های منطقی

تراشه، مدار یکپارچه، مدار مجتمع و یا آی‌سی (Integrated circuit یا Chip) به مجموعه‌ای از مدارات الکترونیکی اطلاق می‌گردد که با استفاده از مواد نیمه‌رسانا همراه با میزان کنترل شده‌ای ناخالصی در ابعادی کوچک ساخته می‌شود.

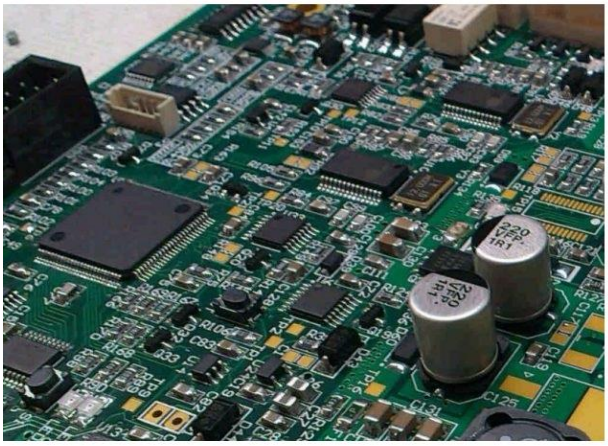
بصورت معمول تراشه ها به دو گروه آنالوگ و دیجیتال تقسیم می شوند. آی سی های آنالوگ مانند تقویت کننده ها و آی سی های دیجیتال مانند تراشهٔ گیتهای منطقی (AND , OR , flipflap ,...) ، پردازنده ها و بسیاری از آی سی های دیگر. البته لازم به ذکر است که تراشه هایی هم هستند که ترکیبی از نوع آنالوگ و دیجیتال دارند.

در آزمایشگاه دیجیتال ما با تراشه های دیجیتال کار می کنیم بنابراین فقط بصورت مختصر راجع به انواع این تراشه ها و مخصوصاً تراشه های منطقی توضیح خواهیم داد.

شکل ظاهری تراشه: آی سی ها بسته به نوع قرار گیری روی بورد به دو نوع نصب عمقی (DIP) و سطحی (SMD) تقسیم بندی می شوند. تراشه های از نوع SMD خود نیز دارای انواع مختلفی هستند. همچنین هر دو گروه از نظر تعداد پایه نیز انواع مختلفی از حداقل چهار پایه تا بیشتر از صد پایه دارا هستند. در شکل زیر نوع DIP و انواع SMD تراشه ها را مشاهده می کنید.

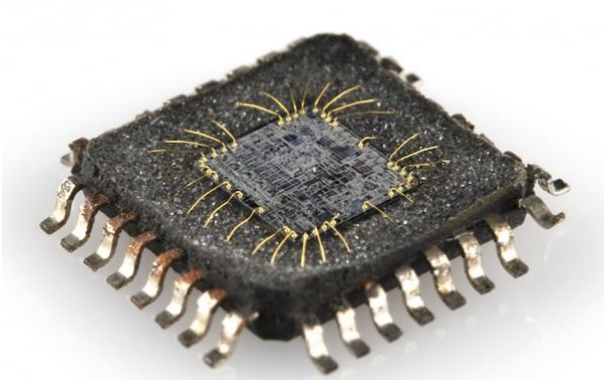


بورد مونتاژ شده با المانهای DIP



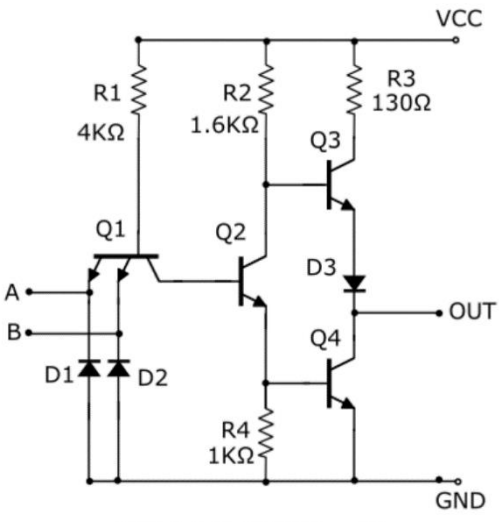
بورد مونتاژ شده با المانهای SMD

شکل زیر داخل یک تراشه را نشان می دهد.

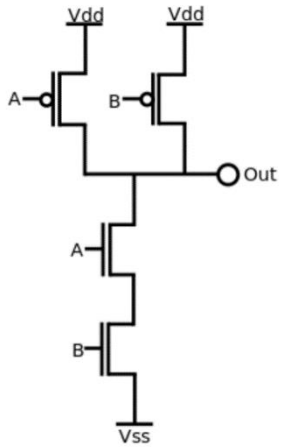


با توجه به نوع تکنولوژی ساخت نیز تراشه ها به انواع مختلفی تقسیم بندی می شوند که در ادامه به دو نوع از این تکنولوژیها برای تراشه های منطقی اشاره می کنیم.

تراشه های منطقی از نظر تکنولوژی عمدتاً به دو خانوادهٔ TLL (تی تی اِل) و CMOS (سی موس) تقسیم می شوند. در خانوادهٔ TLL برای ساخت مدار داخلی آن از ترانزیستورهای دو قطبی (BJT) استفاده می شود در حالیکه در خانوادهٔ CMOS از ترانزیستورهای MOS استفاده شده است. بعنوان مثال شکل زیر مدار داخلی گیت NAND در این دو خانواده را نشان میدهد.

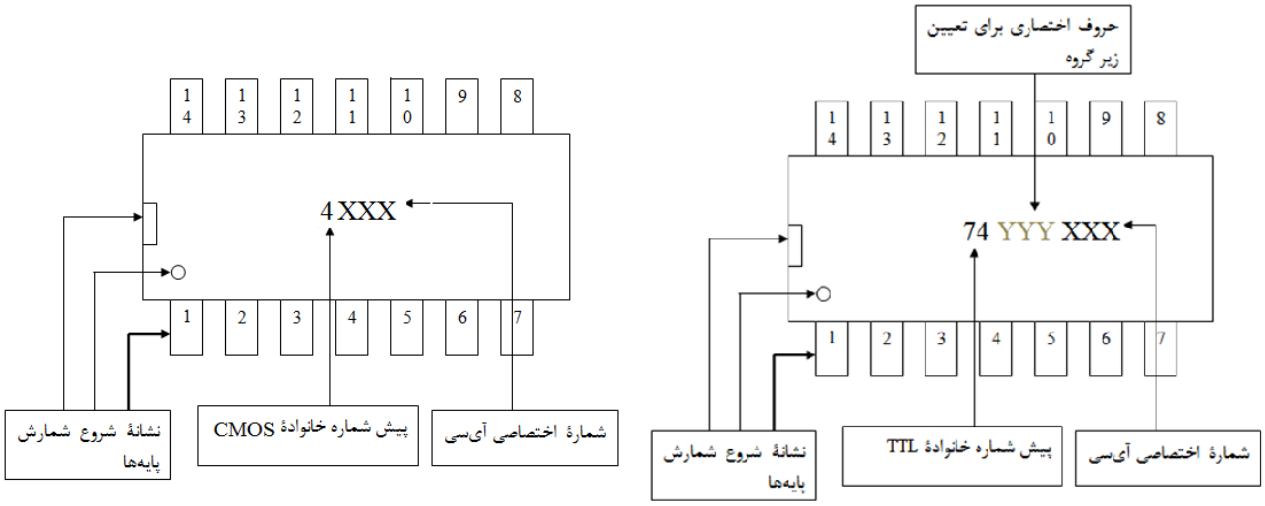


مدرا گیت NAND خانوادهٔ TTL

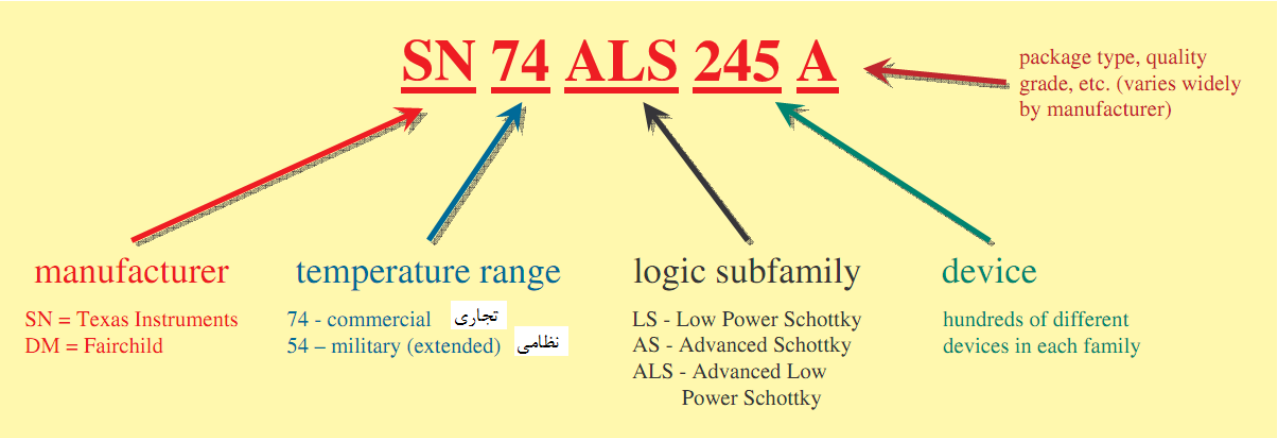


مدرا گیت NAND خانوادهٔ CMOS

برای شناخت یک تراشهٔ دیجیتال از نظر نوع تکنولوژی ساخت و عملکرد آن ، می‌توان از شمارهٔ مخصوصی که روی هر آی‌سی نوشته شده استفاده کرد . با توجه به این شماره و مراجعه به کتابچه‌های CMOS یا TTL و یا جستجو در نِت می توان با عملکرد آن تراشه بصورت کامل آشنا شد . شناسهٔ آی‌سی‌های TTL معمولاً با عدد 74 و آی‌سی‌های CMOS با عدد 4 شروع میشوند . در شکل بعدی طریقهٔ شناخت تراشه و ترتیب قرار گرفتن پایه‌های آن آورده شده است .

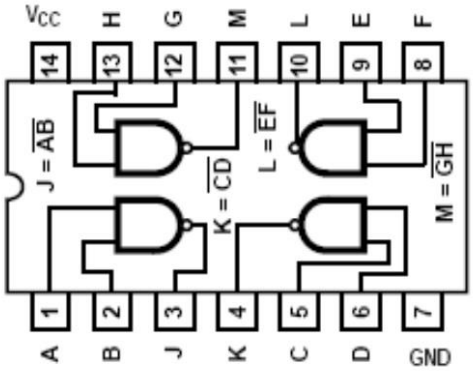


شکل زیر اطلاعات موجود در شناسهٔ یک آی سی از نوع TTL را نشان می دهد.

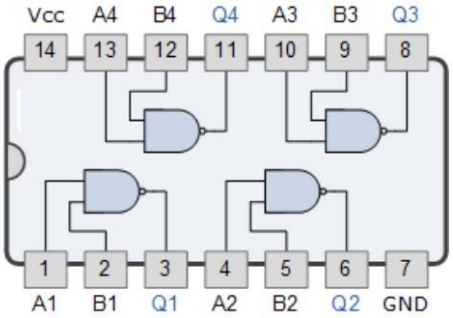


خانوادهٔ TTL دارای چند زیر گروه است که در جدول زیر به آن اشاره شده است :

حرف اختصاري	مفهوم آن
C	نمونهٔ CMOS آي‌سي TTL آن
F	نمونهٔ سريع
H	نمونهٔ سريع و پر قدرت
S	نمونهٔ شاتكي
HC	نمونهٔسريع CMOS آي‌سي TTL كه با CMOS سازگار است
HCT	نمونهٔسريع CMOS آي‌سي TTL كه با TTL سازگار است
L	كم مصرف
LS	كم مصرف با ورودي شاتكي



شکل واقعی و دیاگرام داخلی تراشهٔ ۴۰۱۱



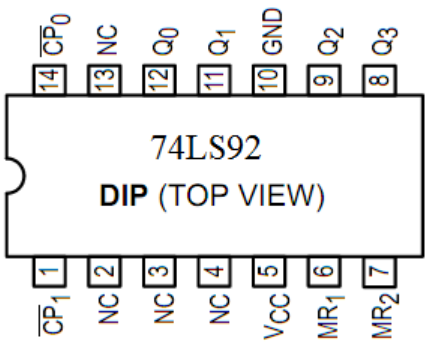
شکل واقعی و دیاگرام داخلی تراشهٔ ۷۴۰۰

خواندن راهنمای آی سی(Datasheet)

برای انجام آزمایش با یک تراشه ابتدا باید با کارکرد آن و عملکرد پایه های آن آشنا شد . برای این منظور سازندگان آی سی راهنمای (DataSheet) آنرا در اختیار کاربران قرار می دهند . ساده ترین راه برای دسترسی به این راهنما استفاده از اینترنت است. اطلاعاتی که معمولاً در راهنمای هر آی سی وجود دارد بشرح زیر است:

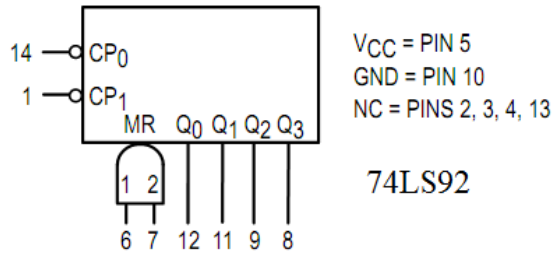
1– **شکل ظاهری تراشه** (CONNECTION DIAGRAM)

شکل ظاهری تراشه با ذکر شماره و اسم هر پایه در CONNECTION DIAGRAM تراشه نمایش داده می شود . اگر از قبل با عملکرد این آی سی آشنا باشید این شکل برای بستن مدار و استفاده از این آی سی کافی خواهد بود و گر نه به اطلاعات بیشتری نیاز خواهید داشت . بعنوان مثال در شکل زیر شکل ظاهری تراشهٔ 7492 نشان داده شده است .



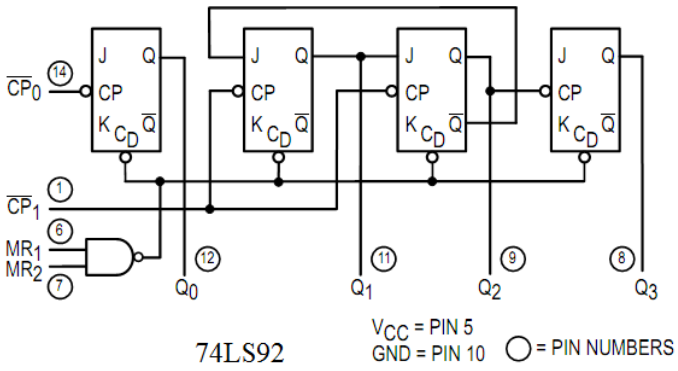
2- **نماد منطقی** (LOGIC SYMBOL)

معمولاً این شکل از نمایش آی سی ، مناسب ترسیم مدارات منطقی روی کاغذ و یا نرم افزارهای الکترونیک است. در این شکل هر پایه با ذکر شمارهٔ پایه و نام آن آورده می شود . البته محل قرار گیری پایه با شکل واقعی آن تفاوت دارد . شکل زیر نماد منطقی تراشهٔ 7492 است . معمولا در این شکل ، پایه های تغذیه آورده نمی شود. اسم و شمارهٔ هر پایه در این شکل را با شکل قبلی مقایسه کنید.



3– LOGIC DIAGRAM

در این شکل ، جزئیات مدار در سطح گیت و فلیپ فلاپ نشان داده می شود . شکل زیر مدار داخلی تراشهٔ 7492 را نشان میدهد .



4- **جدول درستی** (TRUTH TABLE) : در این جدول ، عملکرد خروجیهای آی سی با توجه به حالات مختلف ورودی نشان داده می شود.

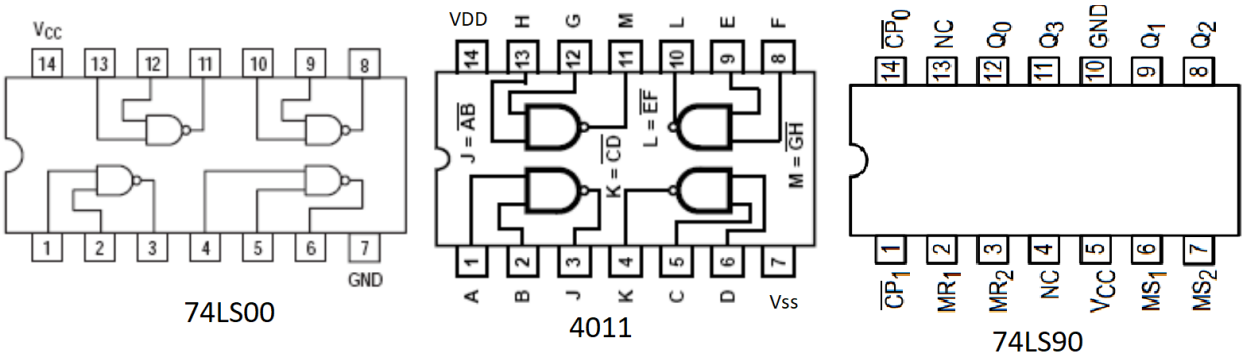
LS92
TRUTH TABLE

COUNT	OUTPUT			
	Q_0	Q_1	Q_2	Q_3
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	L	L	H
7	H	L	L	H
8	L	H	L	H
9	H	H	L	H
10	L	L	H	H
11	H	L	H	H

NOTE: Output Q_0 is connected to Input CP_1.

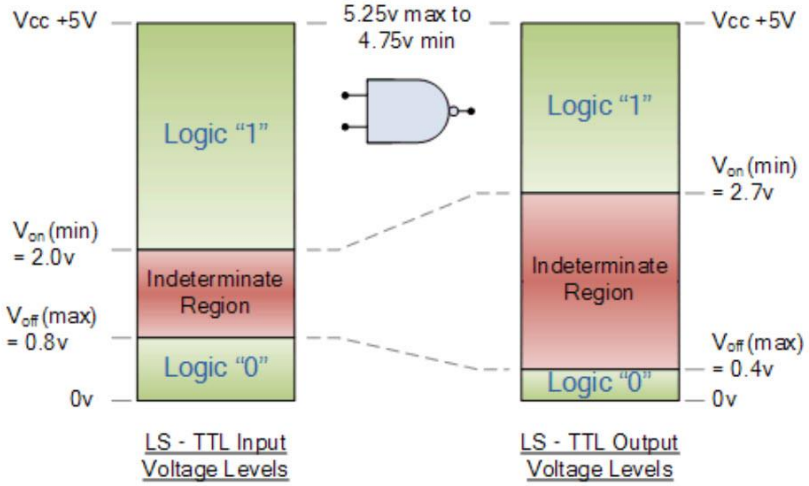
تغذیه و راه اندازی یک تراشه :

هر تراشه علاوه بر پایه های ورودی و خروجی دارای حداقل دو پایهٔ تغذیه است با مراجعه به راهنمای آی سی می توان از موقعیت این دو پایه مطلع شد. یکی از این دوپایه بعنوان تغذیهٔ مثبت و دیگری بعنوان تغذیهٔ منفی و یا زمین استفاده میشود. پایهٔ تغذیهٔ مثبت معمولاً با نامهای Vcc و یا VDD و پایهٔ تغذیهٔ زمین با نامهای GND ویا Vss نامگذاری می شوند. بعنوان مثال به شکل زیر توجه کنید و جایگاه پایه های تغذیه را برای تراشه های داده شده مشاهده کنید:



مقدار ولتاژ تغذیه برای تراشه های TTL، 5 ولت و برای تراشه های CMOS می تواند از 3 تا 18 ولت انتخاب شود. پس برای راه اندازی آی سی های TLL نیاز به یک باطری و یا منبع تغذیهٔ 5 ولت دارید که سر مثبت منبع یا باطری به پایهٔ Vcc و سر صفر و یا منفی آن به پایهٔ GND متصل شود.

همانطور که میدانید در مدارهای دیجیتال اطلاعات بر اساس منطق 0 و 1 به ورودیها اِعمال و از خروجیها دریافت میشود سطح ولتاژ برای این دو منطق برای آی سی های TTL و برای ورودیها و خروجیهای آن در شکل زیر نشان داده شده است.



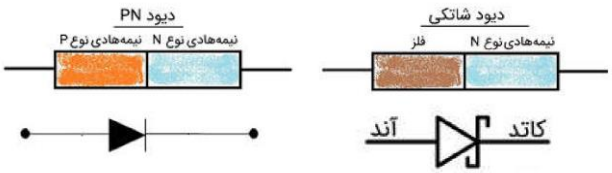
بطور مثال اگر ولتاژ خروجی یک گیت AND مقدار 4 ولت باشد طبق شکل سمت راست منطق خروجی '1' خواهد بود و یا اگر مقدار ولتاژ خروجی 0.2 ولت باشد منطق آن '0' در نظر گرفته می شود. بازهٔ نامعتبر وقتی اتفاق می افتد که سطح ولتاژ خروجی بین 0.4 تا 2.4 ولت باشد در این صورت منطق خروجی نه صفر و نه یک خواهد بود. این حالت وقتی اتفاق میافتد که مشکلی در مدار وجود داشته باشد مثلاً ولتاژ تغذیه مناسب نباشد و یا جریان بیش از حد از خروجی کشیده شود.

برای ورودی هم اگر بطور مثال ولتاژ 3 ولت به آن اعمال شود گیت آنرا منطق یک در نظر خواهد گرفت و اگر سیگنالی با ولتاژ 0.3 ولت اِعمال شود آنر را در منطق صفر محاسبه خواهد کرد ولی اگر ولتاژ سیگنال ورودی 1 ولت باشد منطق آن نامعتبر خواهد بود بنابراین در این حالت منطق خروجی گیت قابل استناد نیست.

ترانزیستورهای شاتکی:

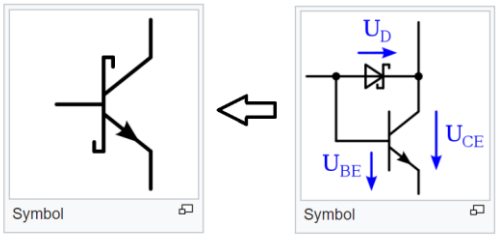
از زیر خانواده های تکنولوژی TTL می توان نوع S ، LS و ALS را نام برد. حرف S در این زیر خانواده ها بدین معنیست که در ساخت مدار داخلی این تراشه بجای استفاده از ترانزیستورهای معمولی از ترانزیستورهای بهبود یافته از نظر سرعت استفاده شده است به این نوع ترانزیستورها، شاتکی گفته می شود. قبل از شرح این ترانزیستورها لازم است در مورد دیودهای شاتکی توضیحی داده شود.

برای ساخت دیودهای معمولی از دو پیوند نیمه هادی نوع N و P استفاده شده در حالیکه در دیود شاتکی به وسیله پیوند یک نیمه رسانا و یک فلز ایجاد می‌شود که به این پیوند، پیوند فلز – نیمه‌هادی گفته می‌شود. معمولاً جنس فلز مورد استفاده مولیبدن، پلاتین، کروم و یا تنگستن است و نیمه‌هادی از نوع N می‌باشد. قسمت فلزی به عنوان آند و قسمت نیمه‌هادی نوع N به عنوان کاتد دیود عمل می‌کند. هنگام عبور جریان الکتریکی از دیود مقداری افت ولتاژ در دو سر دیود ظاهر می‌شود. در دیودهای سیلیکونی معمولی مقدار افت ولتاژ حدود ۰/۶ تا ۰/۷ ولت است در حالی که در دیود شاتکی افت ولتاژ حدود ۰/۱۵ الی ۰/۴۵ ولت است. به دلیل افت ولتاژ پایین در این نوع دیود می‌توان مدارهایی با سرعت کلید زنی بالا و کارایی بهتری طراحی کرد.



اکنون با ترکیب یک ترانزیستور معمولی و یک دیود شاتکی مانند شکل زیر می توان یک ترانزیستور شاتکی ساخت. در این ترانزیستور سرعت انتقال از حالت اشباع به قطع با سرعت بالاتری انجام خواهد شد.

در شکل زیر مدار داخلی گیت NAND برای حالت معمولی و شاتکی نشان داده شده است:

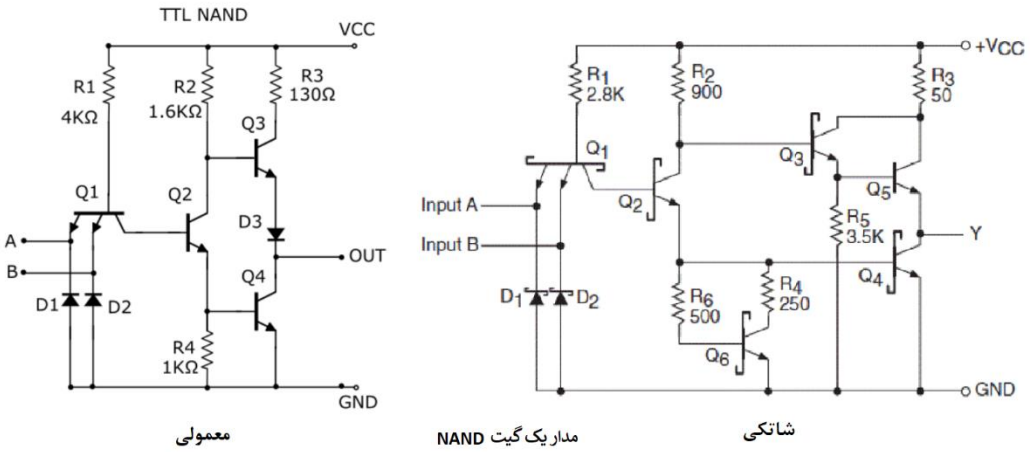


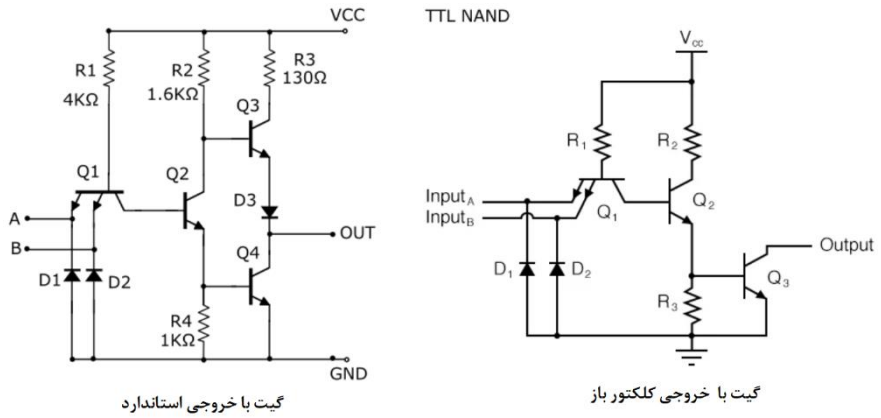
نماد یک ترانزیستور شاتکی — ترکیب ترانزیستور و دیود شاتکی

انواع خروجی

تراشه های منطقی دارای سه نوع خروجی هستند که در زیر بصورت مختصر توضیح داده می شود.

1- خروجی استاندارد : این نوع خروجی، حالت معمول اکثر خروجیهای دیجیتال است و به آن Totem pole نیز گفته میشود، این خروجی یا دارای منطق یک و یا منطق صفر است. شکل زیر مدار گیت NAND با خروجی استاندارد را نشان می دهد. در این مدار خروجی از دو ترانزیستور تشکیل شده که در هر زمان فقط یکی از آنها روشن و دیگری خاموش خواهد بود. وجود این دو ترانزیستور امکان جریان دهی بهتر را نیز به مدار می دهند.



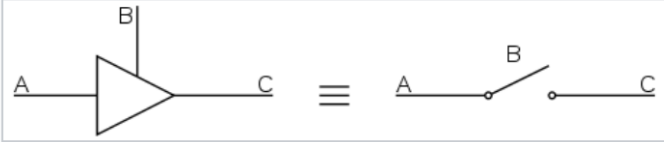


2- خروجی کلکتور باز **(open collector)** : در این حالت بر خلاف حالت استاندارد خروجی دارای یک ترانزیستور است که کلکتور آن به پایهٔ خروجی متصل است. در حالتی که این ترانزیستور روشن باشد خروجی به زمین متصل می شود ولی اگر ترانزیستور خاموش باشد خروجی در حالت شناور قرار خواهد گرفت. پس فقط منطق صفر در خروجی ظاهر می شود. اگر بخواهیم خروجی بصورت درست کار کند باید یک مقاومت بالا کش (Pullup) بین خروجی و تغذیهٔ مثبت قرار گیرد.

از این نوع خروجی می توان برای راه اندازی موتورها و یا لامپ هایی با ولتاژ بالاتر از ولتاژ تغذیهٔ آی سی استفاده کرد. و یا خروجی چند گیت از همین نوع را بهم متصل نمود و اصطلاحاً AND سیمی ساخت. باید توجه داشت که خروجیهای از نوع استاندارد را نمی توان بهم متصل نمود.

3- خروجی سه حالته (three-state) : در این نوع خروجی در حالتهای منطق صفر ، یک و یا امپدانس بالا قرار می گیرد. در واقع در حالت امپدانس بالا تأثیر خروجی را از بقیهٔ مدار حذف می‌شود. این به دستگاه‌ها اجازه می‌دهد که از یک خط خروجی برای چند دستگاه به صورت مشترک استفاده کنند. (مانند گذرگاه‌ها که به صورت هم‌زمان از خروجی بیشتر از یک دستگاه نمی‌توانند اطلاعات بگیرند.

ورودی		خروجی
A	B	C
0	۱	۰
۱		۱
X	0	(امپدانس بالا)



بافر سه حالته را می‌توان یک منطق سه حالته در نظر گرفت. اگر *B* را روشن کنیم، کلید بسته می‌شود و اگر B را خاموش کنیم، کلید باز می‌شود.

آزمایش اول

آشنایی با تراشه های گیت منطقی

بررسی گیت NAND برای خانوادهٔ TTL و CMOS

پیش گزارش

مطالعهٔ مقدمهٔ دستور کار

آزمایش ۱-۱

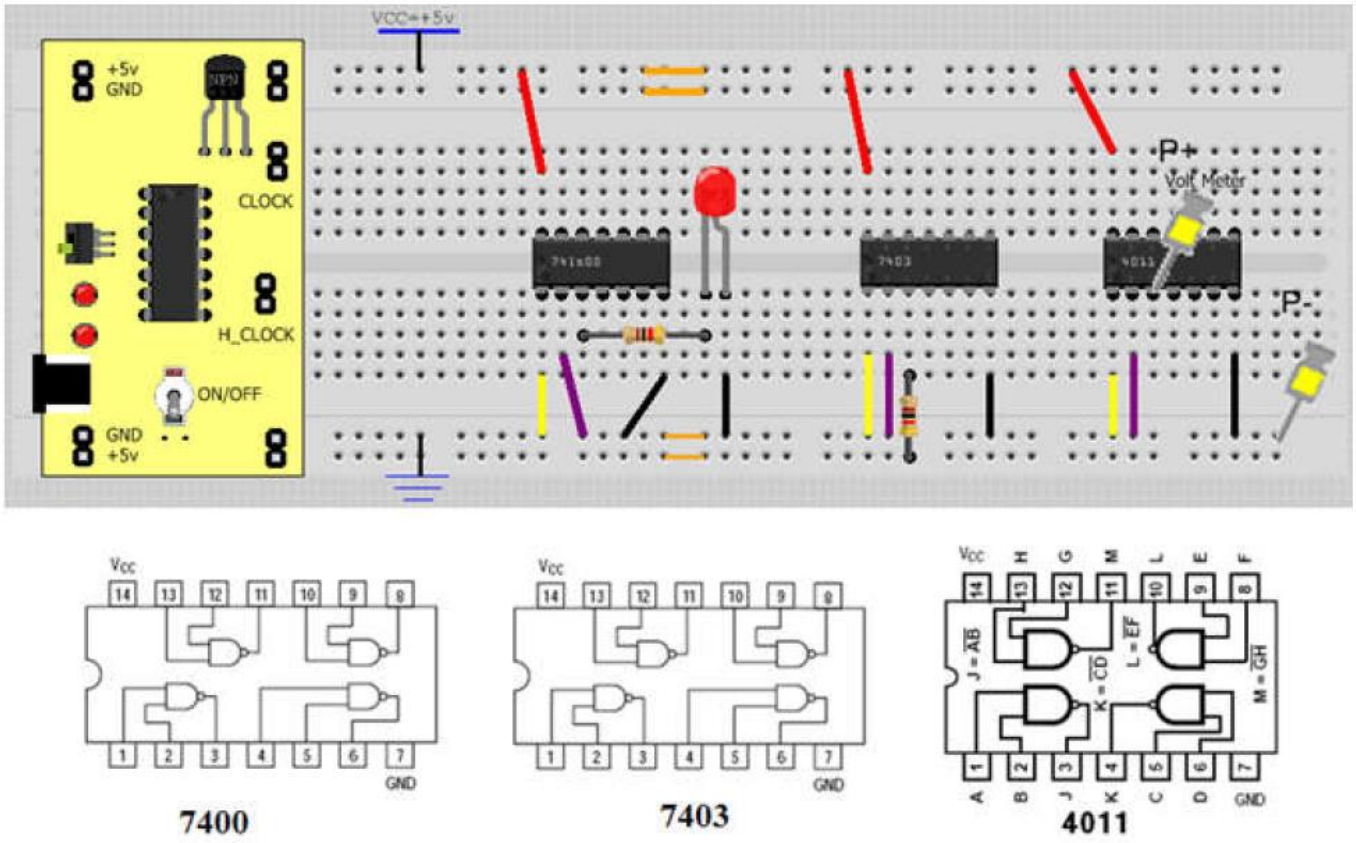
در این آزمایش یک دروازهٔ NAND در دو خانوادهٔ TTL و CMOS با دو نوع خروجی متفاوت را مورد بررسی قرار میدهیم . تراشه ۷۴۰۰و ۷۴۰۳ هر دو از خانوادهٔ TTL و هر کدام حاوی چهار عدد دروازهٔ NAND می باشد . اولی دارای خروجی استاندارد (totem pole) و دومی دارای خروجی کلکتور باز است . تراشهٔ ۴۰۱۱ نیز دارای چهار عدد دروازهٔ NAND از خانوادهٔ CMOS است .

الف - ابتدا با مراجعه به شکل ۱ (شکل پایین) با پیکر بندی داخلی آی سی های ۷۴۰۰ ، ۷۴۰۳ و ۴۰۱۱ آشنا شوید. به پایه های تغذیهٔ مثبت و زمین در هر آی سی توجه کنید .

سپس طبق شکل (۱) آی سی ها را بصورت مناسب و بترتیب روی بردبورد قرار داده و سیم بندی را انجام دهید . اکنون بصورت همزمان و طبق جدول ۱ با تغییر ورودیها ، خروجی هر سه گیت را با استفاده از ولت متر اندازه گیری کرده و نتایج را در جدول(۱) یادداشت نمایید .

	جدول (۱) : نتایج آزمایش ۱-۱									
	7400			7403				4011		
ورودی		On/off	0/1	بدون مقاومت		با مقاومت				
A	B	ولتاژ	LED	منطق	ولتاژ	منطق	ولتاژ	منطق	ولتاژ	منطق
0	0									
0	1									
1	0									
1	1									
0	باز									
1	باز									

جدول ۱



شکل ۱- مدار آزمایش ۱-۱ و راهنمای تراشه ها

گزارش کار

سؤال (۱) : مقدار مقاومت بین خروجی و LED بر اساس چه ملاحظاتی انتخاب میشود؟ رابطهٔ آنرا بدست آورده و در گزارش کار بیاورید .

سؤال(۲) : در مورد سه نوع خروجی استاندارد ، کلکتور باز و سه حالته تحقیق کنید و نتایج آنرا در چند خط در گزارش کار بنویسید . با توجه به نتایج تحقیق ، مقادیر بدست آمده برای آی سی ۷۴۰۳ را توجیه کنید.

سوال (۳) : ورودی باز در هر یک از خانوادهٔ TTL و CMOS دارای چه منطقی است ؟در مورد مدار داخلی یک گیت NAND خانواده TTL و CMOS تحقیق کرده و مدار آنرا در گزارش کار بیاورید. با توجه به مدار گیت در مورد نتایج دو حالت آخر (حالت ورودی باز) توضیح دهید.

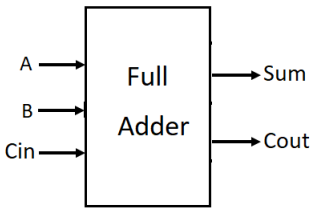
آزمایش دوم

مدارهای ترکیبی : جمع کننده ها و مقایسه کننده ها

هدف : طراحی مدارهای جمع کننده کامل و تفریق کننده چهار بیتی و مقایسه کننده ها

آزمایش 2–1 : تمام جمع کنندهٔ یک بیتی

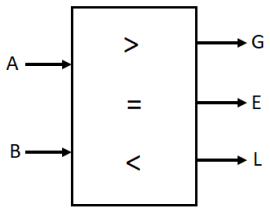
طراحی : با استفاده از گیتهای nand (7400) و xor (7486) یک جمع کنندهٔ کامل یک بیتی طراحی کنید. سعی کنید تعداد گیت ها حداقل باشد. جداول درستی ، ساده سازی و روابط نهایی را بصورت کامل روی کاغذ و یا در یک فایل متنی بیاورید. فایل و یا تصویر برگهٔ طراحی را قبل از ساعت آزمایشگاه ارسال کنید.



Ci	A	B	Sum	Co
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

آزمایش 2–2 : مقایسه کنندهٔ یک بیتی

طراحی : با استفاده از گیتهای مناسب یک مقایسه کنندهٔ یک بیتی طراحی کنید. جداول درستی ، ساده سازی و روابط نهایی را بصورت کامل روی کاغذ و یا در یک فایل متنی بیاورید. سعی کنید حتی الامکان با تبدیل گیتها از کمترین آی سی در ساخت مدار استفاده شود با فرض اینکه در هر تراشه چهار گیت هم نوع وجود دارد.



A	B	>	=	<
0	0			
0	1			
1	0			
1	1			

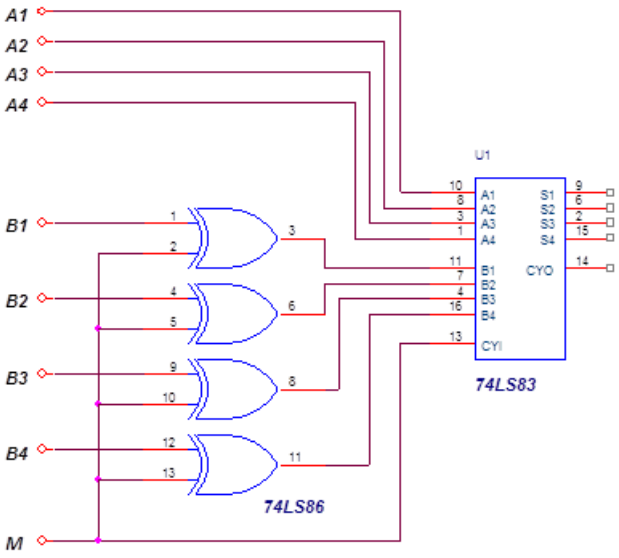
آزمایش 2–3 : بررسی جمع کننده/تفریق کنندهٔ چهار بیتی

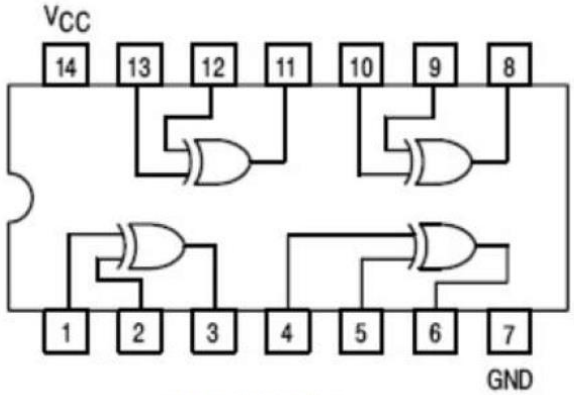
شکل زیر یک مدار جمع کننده /تفریق کنندهٔ می باشد. با دادن ورودیهای مختلف طبق جدول مربوطه ، درستی عملکرد مدار را بررسی نمایید.

در مورد چگونگی عمل تفریق در مدار جمع کننده/تفریق کننده در گزارش کار توضیح دهید.

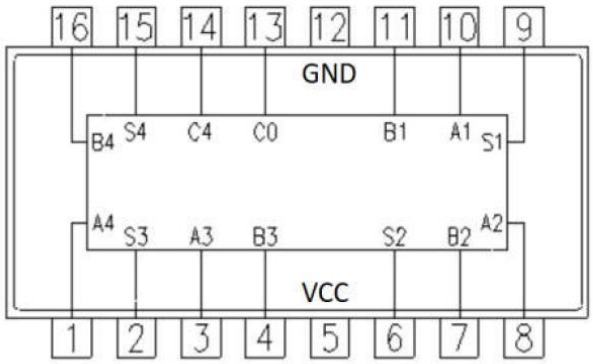
قبل از انجام آزمایش دیتا شیت تراشهٔ 7483 را از طریق اینترنت دانلود کرده و مطالعه کنید تا با عملکرد آن آشنا شوید.

M	A	B	Sum	Co
0	0011	0010		
1	0011	0010		
0	0010	0011		
1	0010	0011		
0	1001	1000		
1	1001	1000		





7486 XOR Gate



7483 4–Bit Full Adder

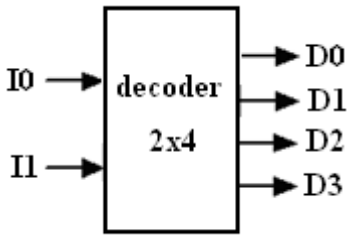
آزمایش سوم

مدارهای ترکیبی : دیکودر و مالتی پلکسر

آزمایش 3–1 : دیکودر دو به چهار

Decoder یا کدبردارها مدارهایی هستند با n ورودی که بر اساس هر یک از حالات ورودی یکی از 2^n خروجی آن فعال می گردد.

طراحی : با استفاده گیتهای 7408(AND) و 7400(NAND) یک دیکودر دو به چهار با خروجی فعال '1' طراحی کنید. جداول درستی ، ساده سازی و روابط نهایی را بصورت کامل روی کاغذ و یا در یک فایل متنی بیاورید. فایل و یا تصویر برگۀ طراحی را قبل از ساعت آزمایشگاه ارسال کنید.



I1	I0	D3	D2	D1	D0
0	0				
0	1				
1	0				
1	1				

آزمایش 3–2 : ساخت دیکودر چهار به شانزده

مطالعه: با مراجعه به راهنمای تراشۀ 74LS138 با عملکرد این تراشه آشنا شوید. به عملکرد پایه های فعال ساز دقت کنید.

طراحی : با استفاده از دو تراشۀ 74138 یک دیکودر چهار به شانزده طراحی کنید.(خروجی فعال صفر)

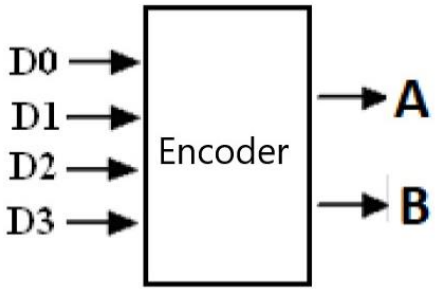
اجرا : مدار طراحی شده را در پروتئوس رسم کنید و با تغییر مقادیر ورودی مطابق جدول، حالتهای خروجی را مشاهده نمایید.

I3	I2	I1	I0	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0																
0	0	1	0																
0	1	1	1																
1	0	0	0																
1	0	1	0																
1	1	1	1																

آزمایش 3–3 : انکدر چهار به دو

Encoder یا کدگذارها عمل عکس کدبردارها را انجام می دهند. به اینصورت که دارای 2^n ورودی و n خروجی می باشند. اگر یکی از ورودی ها فعال باشد خروجی یک عدد n بیتی متناظر با همان ورودی خواهد بود. اکنون با استفاده از تراشه 7400

یک کد گذار 4 به 2 طراحی کنید. جداول درستی ، ساده سازی و روابط نهایی را بصورت کامل روی کاغذ و یا در یک فایل متنی بیاورید.

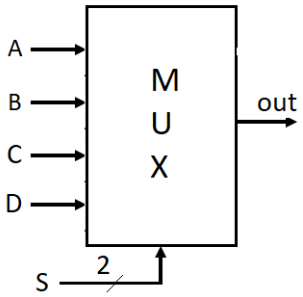


D3	D2	D1	D0	A	B
0	0	0	1	0	0
0	0	1	0	0	1
0	1	0	0	1	0
1	0	0	0	1	1

آزمایش 3–4 : مالتی پلکسر چهار به یک

طراحی : با استفاده از گیتهای nand یک مالتی پلکسر چهار به یک طراحی کنید. برای راحتی طراحی می توانید ابتدا یک مالتی پلکسر دو به یک طراحی کرده سپس با استفاده از تعدادی از آن یک مالتی پلکسر چهار به یک را پیاده سازی کنید. جداول درستی ، ساده سازی و روابط نهایی را بصورت کامل روی کاغذ و یا در یک فایل متنی بیاورید. فایل و یا تصویر برگهٔ طراحی را قبل از ساعت آزمایشگاه ارسال کنید.

اجرا : مدار طراحی شده را در پروتئوس رسم کنید و با تغییر مقادیر ورودی مطابق جدول، حالتهای خروجی را مشاهده نمایید.



I3	I2	I1	I0	S	out
0	0	0	1	00	
0	0	1	0	01	
0	1	0	0	10	
1	0	0	0	11	
1	0	1	0	00	
0	0	1	1	10	

آزمایش 3–4 : ساخت مالتی پلکسر هشت به یک

مطالعه: با مراجعه به راهنمای تراشهٔ 74LS153 با عملکرد این تراشه آشنا شوید. به عملکرد پایه های فعال ساز دقت کنید.

طراحی : با استفاده از تراشهٔ 74LS153 و گیتهای مناسب یک مالتی پلکسر هشت به یک طراحی کنید.

اجرا : مدار طراحی شده را در پروتئوس رسم کنید و با تغییر مقادیر ورودی دلخواه، حالتهای خروجی را مشاهده نمایید.

آزمایش چهارم

فلیپ فلاپها

آزمایش 4–1 : فلیپ فلاپ JK (آی سی 74LS73)

توجه : قبل از انجام آزمایش دیتا شیت تراشهٔ 7473 و 7474 را مطالعه کنید.

فایل پروتئوس موجود در پوشهٔ دستور کار با نام az4_1 را باز کنید. طبق جدول آزمایش 4-1 مقادیر ورودی فلیپ فلاپ را تغییر دهید، کلاک بزنید و تغییرات خروجی را مشاهده کرده و جدول را تکمیل نمایید. برای هر حالت ورودی (هر ردیف جدول) یکبار کلاک لازم است.

توجه : در حالت آخر جدول، چند بار کلاک بزنید و به تغییرات خروجی توجه کنید. نام این حالت چیست؟

Reset	J	K	Q	/Q
0	0	1		
0	1	0		
0	1	1		
1	1	0		
1	0	1		
1	0	0		
1	1	1		

جدول 4-1 : جدول مشخصه

آزمایش 4–2 : مقسم فرکانس با فلیپ فلاپ JK

با باز کردن فایل پروتئوس با نام az4_2 ، مشاهده می کنید که ورودی در حالت JK=11 قرار گرفته و ورودی کلاک آن با فرکانس 1KHz تحریک می شود. با اجرای برنامه، به سیگنالهای کلاک و خروجی روی صفحهٔ اسیلوسکوپ دقت کنید و به سوالات زیر پاسخ دهید:

سوال 1 : فلیپ فلاپ JK به چه لبه ای از کلاک حساس است؟

سوال 2 : نسبت فرکانس خروجی به ورودی چقدر است؟

آزمایش 4–3 : ساخت مقسم چهار فرکانس

با استفاده از دو فلیپ فلاپ JK مداری طراحی کنید که فرکانس کلاک را به چهار تقسیم کند. مدار را در یک فایل جداگانه با نام az4_3 رسم و اجرا کنید. خروجی نهایی و کلاک را همزمان روی اسیلوسکوپ نمایش دهید. از صفحهٔ اسیلوسکوپ عکس بگیرید و در گزارش کار خود قرار دهید.(برای عکس از امکانات کامپیوتر استفاده کنید و با دوربین عکس نگیرید)

آزمایش 4–4 : فلیپ فلاپ D (آی سی 74LS74)

با باز کردن فایل پروتئوس با نام az4_4 و با تغییر مقادیر ورودی فلیپ فلاپ D ، جدول 4-4 را تکمیل نمایید. برای هر حالت ورودی (هر ردیف جدول) یکبار کلاک لازم است.

Reset	SET	D	Q	/Q
0	1	0		
1	0	0		
1	0	1		
0	1	1		
0	0	1		
0	0	0		
1	1	0		
1	1	1		

جدول 4-4 : جدول مشخصه

سوال 3 : فلیپ فلاپ D به چه لبه ای از کلاک حساس است؟

آزمایش 4–4 : ساخت مقسم 2 و مقسم 4 با فلیپ فلاپ D

1- در فایل پروتئوس az4_4 و با کمک یک فلیپ فلاپ D مدار مقسم 2 را رسم کنید. فرکانس کلاک را 1KHz انتخاب کرده و سیگنال کلاک و خروجی را همزمان روی اسکوپ نمایش دهید. از صفحهٔ اسکوپ عکس بگیرید و داخل گزارش قرار دهید.

2- اکنون و در همان فایل و با کمک دو مقسم 2، یک مدار مقسم 4 رسم کنید. از همین مدار همزمان سه سیگنال کلاک، مقسم 2 (طبقهٔ اول) و مقسم 4 (طبقهٔ دوم) را روی اسکوپ مشاهده کنید. از صفحهٔ اسکوپ عکس بگیرید و داخل گزارش کار قرار دهید.

گزارش کار :

پاسخ سوالات ، جداول و تصاویر خواسته شده را در یک فایل word بصورت مرتب قرار دهید. این فایل را با فرمت pdf و همراه با فایلهای پروتئوس از طریق lms ارسال فرمایید.

ضمیمه: جداول تحریک و مشخصهٔ فلیپ فلاپ JK

Q(t)	Q(t+1)	J	K
0	0	0	x
0	1	1	x
1	0	x	1
1	1	x	0

جدول تحریک

J	K	Q	/Q
0	0	q	/q
0	1	0	1
1	0	1	0
1	1	/q	q

جدول مشخصه

آزمایش پنجم

آزمایش پنجم : طراحی شمارندهٔ همگام

آزمایش ۵–۱ : طراحی و پیاده سازی شمارندهٔ مبنای پنج

با استفاده از فلیپ فلاپ JK و گیت AND یک شمارندهٔ سنکرون مبنای پنج را طراحی و توسط نرم افزار پروتئوس و در فایلی بنام az51 پیاده سازی کنید. (شمارندهٔ مبنای پنج از عدد صفر تا چهار را شمارش می کند.)

توجه : ابتدا فایل راهنما را مطالعه فرمایید.

آزمایش ۵–۱ : طراحی و پیاده سازی شمارندهٔ صعودی و نزولی مبنای سه

با استفاده از فلیپ فلاپ JK و گیت XOR شمارنده ای طراحی کنید که اعداد از صفر تا دو را بصورت صعودی و یا نزولی شمارش کند. انتخاب صعودی و نزولی شمارنده توسط ورودی M انجام می شود. پیاده سازی مدار را در فایلی بنام az52 انجام دهید.

گزارش:

۱- ارسال فایل طراحی دو مدار بالا که شامل جداول مشخصه و ساده سازی و روابط است. مانند آنچه در فایل راهنما انجام شده است. این فایل بصورت فایل word ویا اگر روی کاغذ انجام شده بصورت عکس با کیفیت مناسب در داخل پوشهٔ گزارش قرار داده شود.

آزمایش ششم

آزمایش ششم : آشنایی با تراشهٔ شمارنده 7490

پیش آزمایش : با مطالعهٔ دیتا شیت و راهنمای تراشهٔ 7490 با عملکرد تراشه آشنا شوید.(راهنما در صفحهٔ بعد)

آزمایش 6–1 **: پیاده سازی شمارندهٔ مبنای** 10 **توسط تراشهٔ** 7490

توجه: هر سه مدار قسمتهای الف ، ب و ج را در یک فایل پروتئوس با نام az61 انجام دهید.

الف - با استفاده از تراشهٔ 7490 و تنظیم پایه های آن یک شمارندهٔ مبنای 10 را پیاده سازی کنید.

ب – در یک مدار جدید و همانند قسمت الف با اتصال خروجیها به پایه های MR1 و MR2 (R01,R02) طبق جدول زیر مبنای شمارش را مشاهده کرده و یادداشت کنید. جدول را در همان فایل پروتئوس رسم کنید. (توجه کنید که ابتدا این دو پایه را از زمین جدا کنید)

MR2	MR1	مبنا
Q1	Q0	
Q2	Q2	
Q2	Q1	
Q3	Q0	

ج- با استفاده از تراشهٔ 7490 یک شمارندهٔ زوج و فرد پیاده سازی کنید.

آزمایش 6–2 **: مقسم** 10 **متقارن و نا متقارن**

در یک فایل بنام az62 مدارهای قسمت الف و ج را کپی کنید. خروجی Q3 در هر دو مدار و کلاک را بصورت همزمان توسط اسیلوسکوپ مشاهده کنید. کلاک هر دو مدار را به یک منبع کلاک با فرکانس پنج کیلوهرتز وصل کنید.

با مقایسهٔ فرکانس سیگنال هر دو خروجی با کلاک، نسبت فرکانس را برای هر کدام بدست آورید. تفاوت این دو خروجی در چیست؟

آزمایش 6–3 **: پیاده سازی ثانیه شمار**

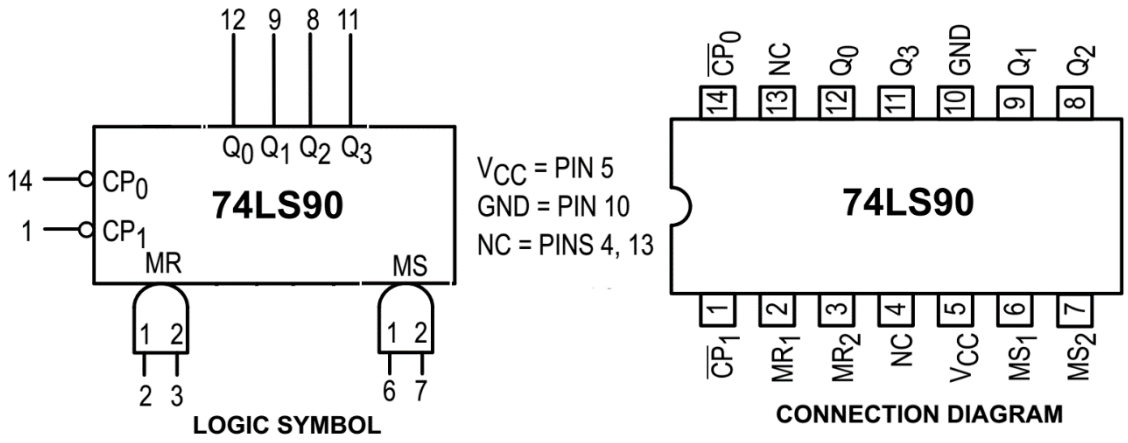
با استفاده از دو تراشهٔ 7490 و بدون استفاده از گیت اضافی یک ثانیه شمار(فرکانس کلاک 1Hz) بسازید که از صفر تا 59 را بصورت مکرر شمارش کند(شمارندهٔ دو رقمی).

این مدار را در فایلی بنام az63 رسم کنید.

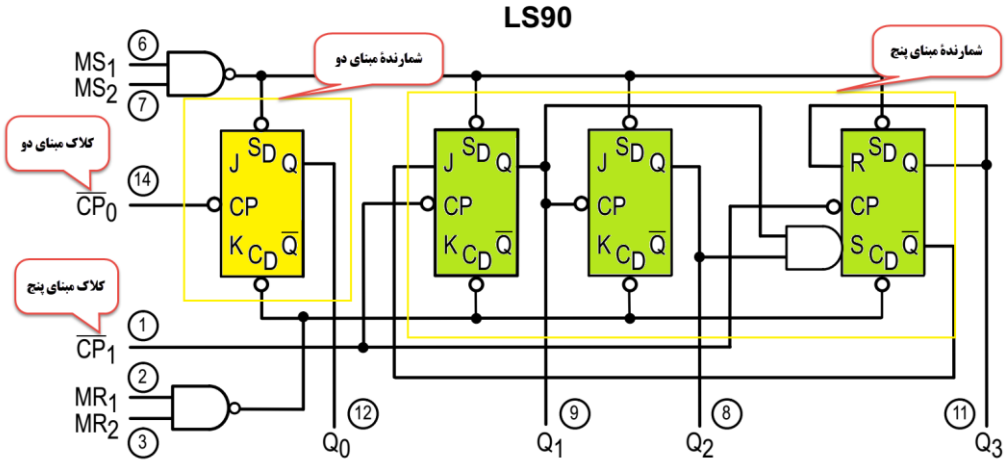
گزارش: ارسال فایلهای az61 ، az62 و az63 در یک پوشهٔ فشرده .

راهنمای تراشهٔ 7490

اَشکال زیر شکل حقیقی و سمبل منطقی تراشهٔ 7490 را نشان می دهد. در ادامه توضیح مختصری برای این تراشه می آوریم.



تراشهٔ 7490 یک شمارندهٔ چهار بیتی است. با توجه به شکل زیر این شمارنده دارای دو بخش است که هر بخش یک شمارندهٔ مستقل از دیگریست. بخش اول شمارندهٔ مبنای دو با خروجی Q0 و ورودی کلاک CP0 است. خروجی این شمارنده در هر لبهٔ پایین روندهٔ کلاک تغییر حالت می دهد (Toggle). به عبارت دیگر اعداد صفر و یک را شمارش می کند.

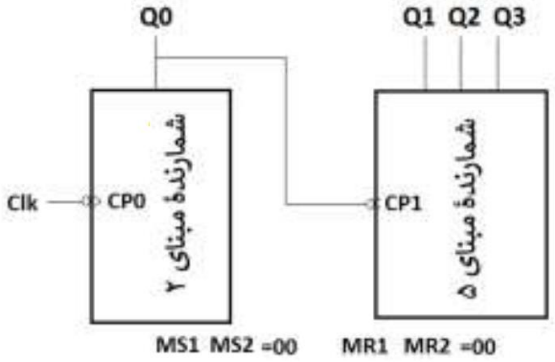


بخش دوم این تراشه، شمارندهٔ مبنای پنج است که از سه فلیپ فلاپ و یک گیت AND تشکیل شده است. این شمارنده دارای سه خروجی Q1، Q2 و Q3 و همچنین ورودی کلاک CP1 است. این شمارنده در پنج لبهٔ منفی کلاک مقادیر صفر تا چهار را شمارش می کند.

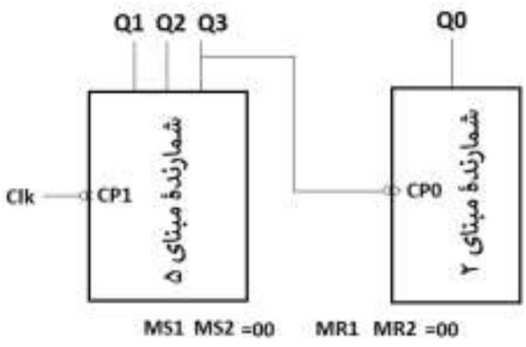
این تراشه دارای دو پایهٔ Reset و دو پایهٔ Set است. پایه های MR1 و MR2 اگر بصورت همزمان یک باشند همهٔ خروجیهای دو شمارنده صفر می شود عملکرد این دو پایه مستقل از کلاک است. پایه های MS1 و MS2 اگر بصورت همزمان یک شوند خروجی شمارندهٔ مبنای دو (Q0) در حالت یک و خروجیهای مبنای پنج (Q3Q2Q1) روی عدد چهار (100) قرار می گیرد. عملکرد این دو پایه نیز مستقل از کلاک است. در غیر از حالات گفته شده برای این دو زوج پایه، شمارنده ها در حالت شمارش قرار می گیرند. جدول زیر حالات مختلف این دو زوج پایه را نشان می دهد.

RESET/SET INPUTS				OUTPUTS			
MR_1	MR_2	MS_1	MS_2	Q_0	Q_1	Q_2	Q_3
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
L	X	L	X	Count			
X	L	X	L	Count			
L	X	X	L	Count			
X	L	L	X	Count			

این دو شمارنده را می توان به دو صورت متفاوت با هم ترکیب کرده و یک شمارندۀ مبنای 10 را ساخت. شکل زیر این دو ترکیب متفاوت را نشان می دهد.



شمارندۀ مبنای ۱۰



شمارندۀ مبنای ۱۰ زوج و فرد

آزمایش هفتم

آشنایی با ثبات انتقالی

تراشهٔ 74194 یک ثبات انتقالی (shift register) چهار بیتی با امکانات ورودی موازی و سری و انتقال به راست و چپ می‌باشد با مراجعه به کتابچهٔ راهنما با نحوهٔ کار آن آشنا شوید . در ادامه آزمایشهای زیر را با این تراشه انجام دهید .

آزمایش 8–1 **: بار گذاری و انتقال به راست و چپ**

ابتدا مقدار بایتری 0110 را به ورودی موازی اعمال کنید سپس با استفاده از حالت بارگذاری موازی ، مقدار ورودی را در ثبات ذخیره کرده و خروجی را مشاهده نمایید.

اکنون با استفاده از خطوط انتخاب مقدار بارگذاری شده را به راست شیفت دهید. در همین حالت ورودی سریال شیفت به راست را تغییر حالت دهید و تغییرات خروجی را مشاهده نمایید.

در ادامه با استفاده از خطوط انتخاب مقدار 0110 را دوباره بارگذاری نموده و سپس حالت شیفت به چپ را انتخاب کنید. ورودی سریال شیفت به چپ را تغییر حالت دهید و تغییرات خروجی را مشاهده نمایید.

آزمایش 8–2 **: طراحی ثبات انتقالی هشت بیتی**

با استفاده از دو تراشهٔ 74194 یک ثبات انتقالی هشت بیتی طراحی و پیاده سازی کنید. مراحل آزمایش قبل را برای این ثبات با بارگذاری عدد هشت بیتی 00011000 تکرار کنید.

آزمایش 8–3 **: طراحی شمارندهٔ جانسون هشت بیتی**

با استفاده از ثبات انتقالی هشت بیتی طراحی شده در قسمت قبل یک شمارندهٔ جانسون **(Johnson Counter)** هشت بیتی طراحی و پیاده سازی کنید. توالی شمارش به صورت زیر است.

00000000 , 00000001 , 00000011 , 00000111 , ….. , 01111111 , 11111111 , 11111110 , 11111100, 11110000 ,……., 11000000 , 10000000 , 00000000 ,…

آزمایش 8–4 **: طراحی شمارندهٔ حلقوی هشت بیتی**

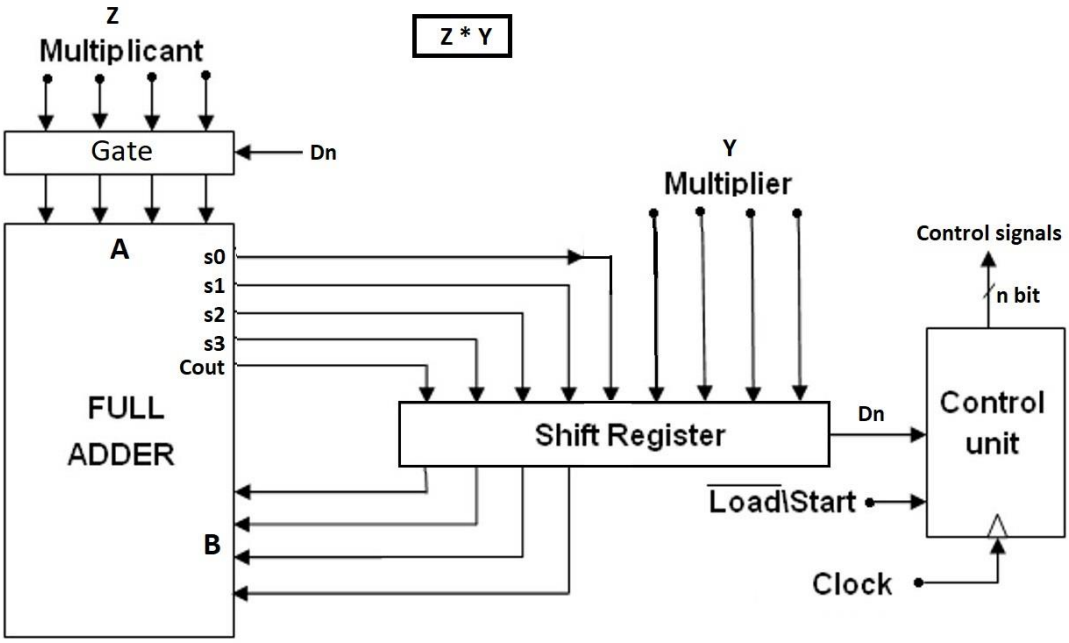
با استفاده از ثبات انتقالی هشت بیتی یک شمارندهٔ حلقوی (Rring Counter) هشت بیتی طراحی و پیاده سازی کنید. توالی شمارش به صورت زیر است.

00000001 , 00000010 , 00000100 ,……, 01000000 , 10000000 , 00000001 ,…

آزمایش هشتم

ضرب کنندهٔ چهار بیتی با استفاده از روش Add & Shift

با توجه به شکل زیر مدار ضرب کنندهٔ چهاربیتی را طراحی کنید. تراشه هایی که در این مدار استفاده میکنید باید از بین تراشه هایی باشد که تاکنون در آزمایشهای قبلی مورد استفاده قرار گرفته است. طوری مدار را طراحی کنید که عملیات ضرب حداکثر در چهار کلاک انجام شود. در انتهای عملیات ضرب و پس از بدست آمدن نتیجهٔ نهایی، عملیات بصورت خودکار متوقف شود.



مثال برای فرآیند ضرب :

فرآیند ضرب روی کاغذ

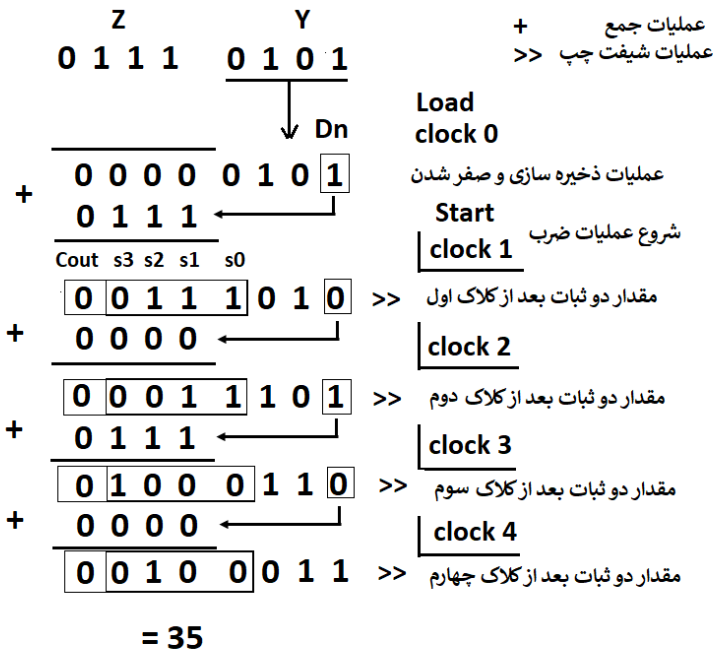
Z Y

0 1 1 1 x 0 1 0 1

0 0 1 0 0 0 1 1 = 35

1 1 1 x
1 0 1
---
1 1 1
0 0 0
1 1 1
---
1 0 0 0 1 1

فرآیند ضرب در مدار



آزمایش نهم

تقسیم کنندهٔ دو عدد چهار بیت با استفاده از روش تفریق و مقایسه

مطابق شکل زیر و با استفاده از تراشه هایی که تاکنون با آن کار کرده اید مداری طراحی کنید که بتواند دو عدد چهار بیت را به هم تقسیم کرده (A÷B) و در خروجیهای خود خارج قسمت و باقیمانده را نمایش دهد . مدار را با استفاده از تراشه هایی که تاکنون در آزمایشگاه از آن استفاده کرده اید طراحی کنید .